

# Mアノードモジュレータ用 I E G T スイッチ

岡村 勝也<sup>1A)</sup>、千代 悦司<sup>B)</sup>、吉川 博<sup>B)</sup>、山崎 長治<sup>A)</sup>、中川 敏<sup>C)</sup>  
A) 株式会社東芝 府中情報社会システム工場 パワーエレクトロニクス部  
〒183-8511 東京都府中市東芝町1  
B) 日本原子力研究所  
〒319-1188 茨城県那珂郡東海村白方白根2-4  
C) 株式会社東芝 磯子エンジニアリングセンター 原子力開発設計部  
〒235-8523 横浜市磯子区新杉田町8

## 概要

線型加速器電源の信頼性を高める上でクライストロン電源の全固体化を進めることは重要である。今回、専用のスイッチングデバイス（1チップ IEGT）を新たに開発し Mアノードモジュレータへの適用を目指した半導体スイッチを開発した。1チップ IEGT は FET などと比べて2倍以上高耐圧（ $V_{CES}=4.5kV$ ）であるために、スイッチを構成する素子数を低減することが可能であり、より信頼性を高めることが可能になる。

## 1. はじめに

大電力クライストロンの Mアノードモジュレータ用のスイッチとしては、従来4極真空管が用いられてきたが、今後は、より長寿命で信頼性の高い半導体スイッチが用いられようとしている<sup>[1][2]</sup>。日本原子力研究所と当社では Mアノードモジュレータの信頼性をより高め、さらに、高速スイッチングを可能とするため1チップ IEGT をデバイスとした新型スイッチの開発を進めている。今回、模擬負荷を接続した動作を完了し良好な特性を得ることができたので報告する。

## 2. IEGT

IEGT (Injection Enhanced Gate bipolar Transistor) は (株) 東芝が開発した高速、高電圧の新型パワーデバイスである。

IEGT は従来型素子の IGBT (Insulation Gate Bipolar Transistor) とよく似た構造を持つ素子であり機能的には MOSFET とバイポーラトランジスタの複合素子である。したがって、電界制御による高速スイッチング特性とバイポーラ通電による大電流密度を両立させることができる。さらに、IEGT はこれらの利点に加えてキャリア注入促進効果によりエミッタ近傍でのキャリア密度を高くすることができ、低い飽和電圧とすることが可能である。これにより IEGT は高耐電圧、高速スイッチング、低損失、さらには駆動の容易さというスイッチング素子に望まれる特性を兼ね備えたものに行うことができる。

この IEGT の優れた特性に着目し、我々は今までも加速器分野への適用を目指して短パルスクライストロンのライントイプパルサーのスイッチを開発してきた<sup>[3]</sup>。

ところで、IEGT は元来パワーエレクトロニクスにおける高電圧大電力分野への適用を目指して開発された素子であるため、これまでは1000アンペア級の大電流素子のみが発表されてきた。しかし Mアノードモジュレータでは定常時の通電電流は1アンペア程度であり、大型の素子は不要である。そこで今回我々は Mアノードモジュレータ用として小面積のデバイスチップを1チップだけ封入した素子を新規に開発した。

図1に新規開発した1チップ型 IEGT の外観を表1に素子特性を示す。

IEGT は FET などと比べて2倍以上高耐圧であるために、Mアノードモジュレータ用スイッチを構成するための素子数と周辺回路部品数を大幅に低減できる。1チップ IEGT のような小型かつ高耐圧の素子は他に例がなく、本素子の適用によりスイッチの小型化と高信頼性化が期待される。

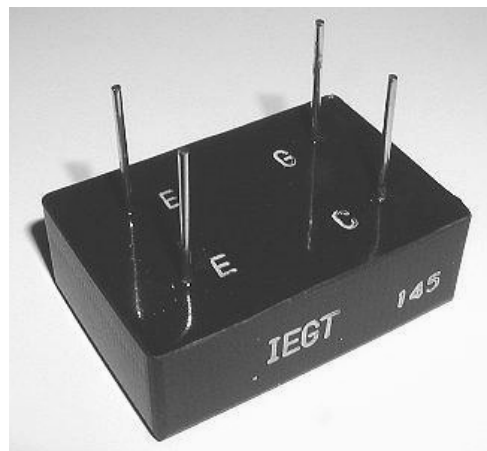


図1：1チップ IEGT の外観

<sup>1</sup> E-mail: katsuya.okamura@toshiba.co.jp

表 1 : 1 チップ I E G T の素子定格

形式		OE2M450T
コレクタ・エミッタ間電圧	$V_{CES}$	4500 V
コレクタ電流	$I_C$	2 A (連続) 100 A 以上 (パルス)
コレクタ遮断電流	$I_{CES}$	0.1 mA 以下
コレクタ・エミッタ間飽和電圧	$V_{CE(sat)}$	6 V 以下

### 3. スイッチの構成

#### 3.1 定格

スイッチの定格を表 2 に示す

表 2 : スイッチの定格

極間電圧		DC 120 kV
出力電流	(定常値)	1 A
	(ピーク)	50 A
運転モード		パルス
パルス	繰り返し	50 pps
パラメータ	パルス幅	250 $\mu$ s ~ 2 ms

#### 3.2 回路構成

スイッチは I E G T 素子を 11 個直列に実装したプリント基板を 5 枚積層し、直列に接続することにより構成した。従って、素子直列数は全体で 55 直列である。この直列数は運転中の最高電圧、試験電圧を考慮しさらに冗長を加えて決定した。各 I E G T 素子の駆動方式は F E T の時と同じくオン、オフホールド回路付のパルストランス駆動とした<sup>[1]</sup>。実装の形態は基板中央にパルストランスを置き、その周囲に放射状にゲート駆動回路と I E G T 素子を配置した。図 2 に全体の回路を図 3 にスイッチの実装状況を示す。



図 3 : スイッチの実装状況

#### 3.3 パルストランス

パルストランスの構造を図 4 に示す。

鉄心はトロイダル形状とし、一次巻線はシールド導体と共に鉄心中央を貫通させ、二次巻線は 11 巻線を並列に巻回して構成している。二次巻線は同軸ケーブルを用い、外被導体を電位固定することによってシールド効果をもたせた。

パルストランスの一次巻線と二次巻線の間にはスイッチの全電圧が印加されるため高い絶縁性能が要求される。特に一次巻線と一次シールドは同軸配置電極の内側にあたるため電界ストレスが厳しくなる。そこでこれらの導体は誘電率の高いエポキシでモールドして電界の緩和を図った。

さらに一次、二次導体間には絶縁バーリアを配置することによって絶縁を強化した。これらの配置は詳細な電界計算を行って決定した。

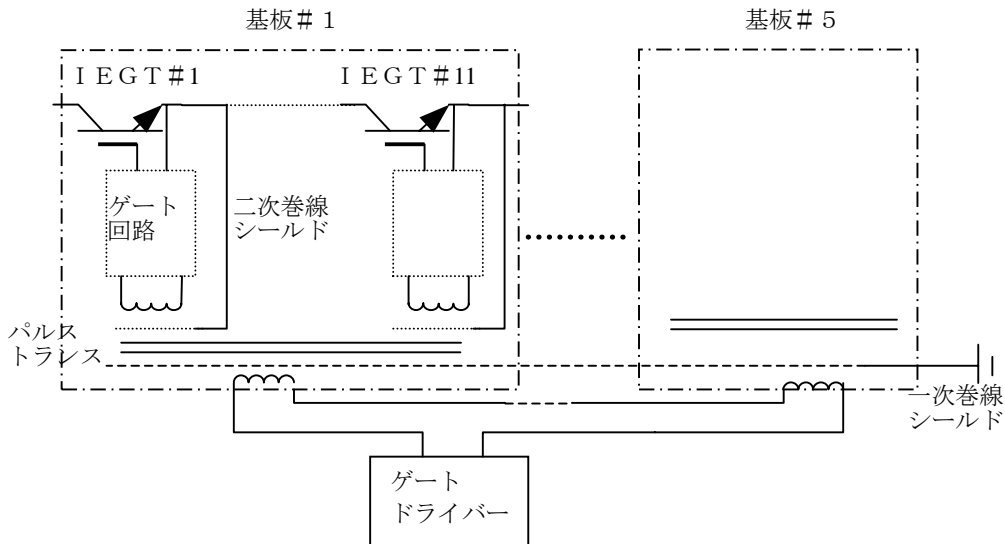


図 2 : スイッチ回路

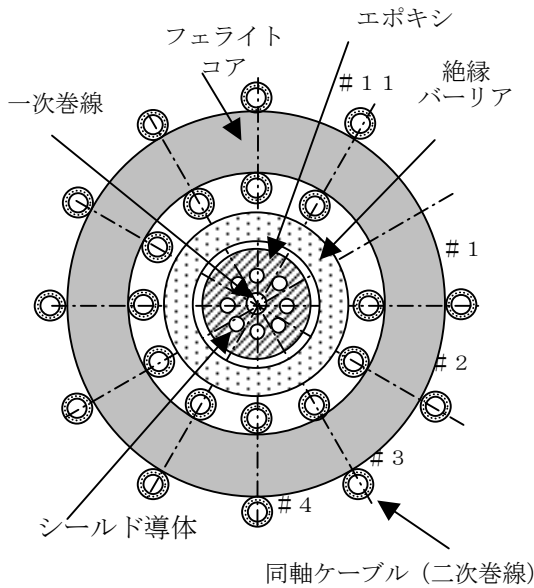


図4：パルストランス構造

## 4. 試験結果

### 3.1 試験回路

スイッチは試験用の油タンクに封入し、外部に模擬負荷回路を接続して試験した。試験回路を図5に示す。

スイッチの電流はCT（ピアソン：110A）を用いて測定した。また、電圧は直流100kVを直接測定できないため図5に示したようにスイッチ基板のうち最も低圧の基板1枚の両端の電圧を高電圧プローブ（パルス電子：EP100K）2本を用いて差動測定した。

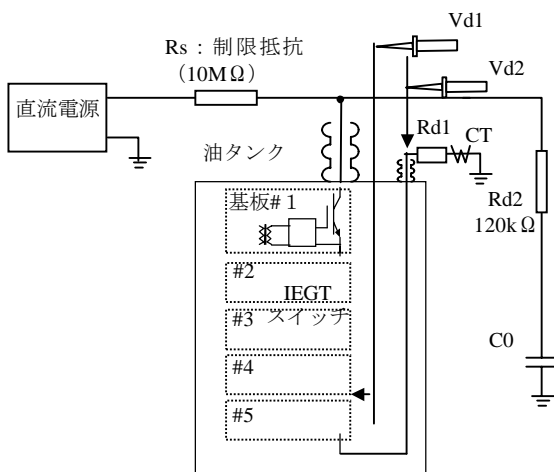


図5：スイッチ試験回路

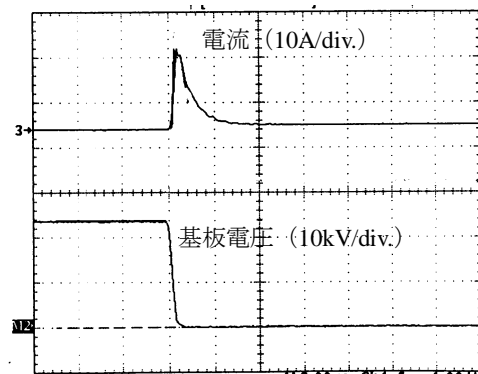
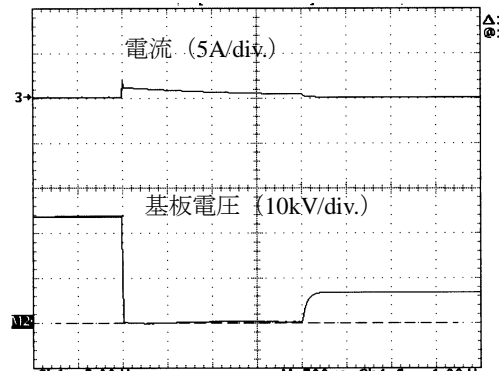


図6：スイッチング波形  
(上：500  $\mu$ s/div、下：2  $\mu$ s/div.)

### 3.2 試験結果

120kV印加、パルス幅2ms設定時のスイッチング波形を図6に示す。

図6の電流波形においてターンオン直後に大きなパルス電流が流れているのは浮遊静電容量に起因するものである。その大きさは18A、立ち上がり峻度は50A/ $\mu$ sに達しているがスイッチの動作は安定であった。またターンオフ時に電圧が下がっているのはコンデンサ電圧の低下によるものであり、スイッチは健全に動作していることが確認できた。

## 5. むすび

クライストロンのMアノードモジュレータへの適用を目指したスイッチを開発し、模擬負荷との組み合わせで良好な性能を持つことを確認した。今後実際にモジュレータに組み込み性能を検証する予定である。

## 参考文献

- [1] K.Okamura, et al., "A 100 kV FET Switch for a Klystron Anode Modulator", Proceedings of The 12th Symposium on Accelerator Science and Technology, Wako, Japan
- [2] T.Nakamura, et al., "High Voltage Transistor switch for Klystron Modulating Anode Modulator", Proceedings of the 25th Linear Accelerator Meeting in Japan, Himeji, Japan
- [3] K.Okamura, et al., "Development of IEGT Switch for A Klystron Modulator", Proceedings of the 25th Linear Accelerator Meeting in Japan, Himeji, Japan