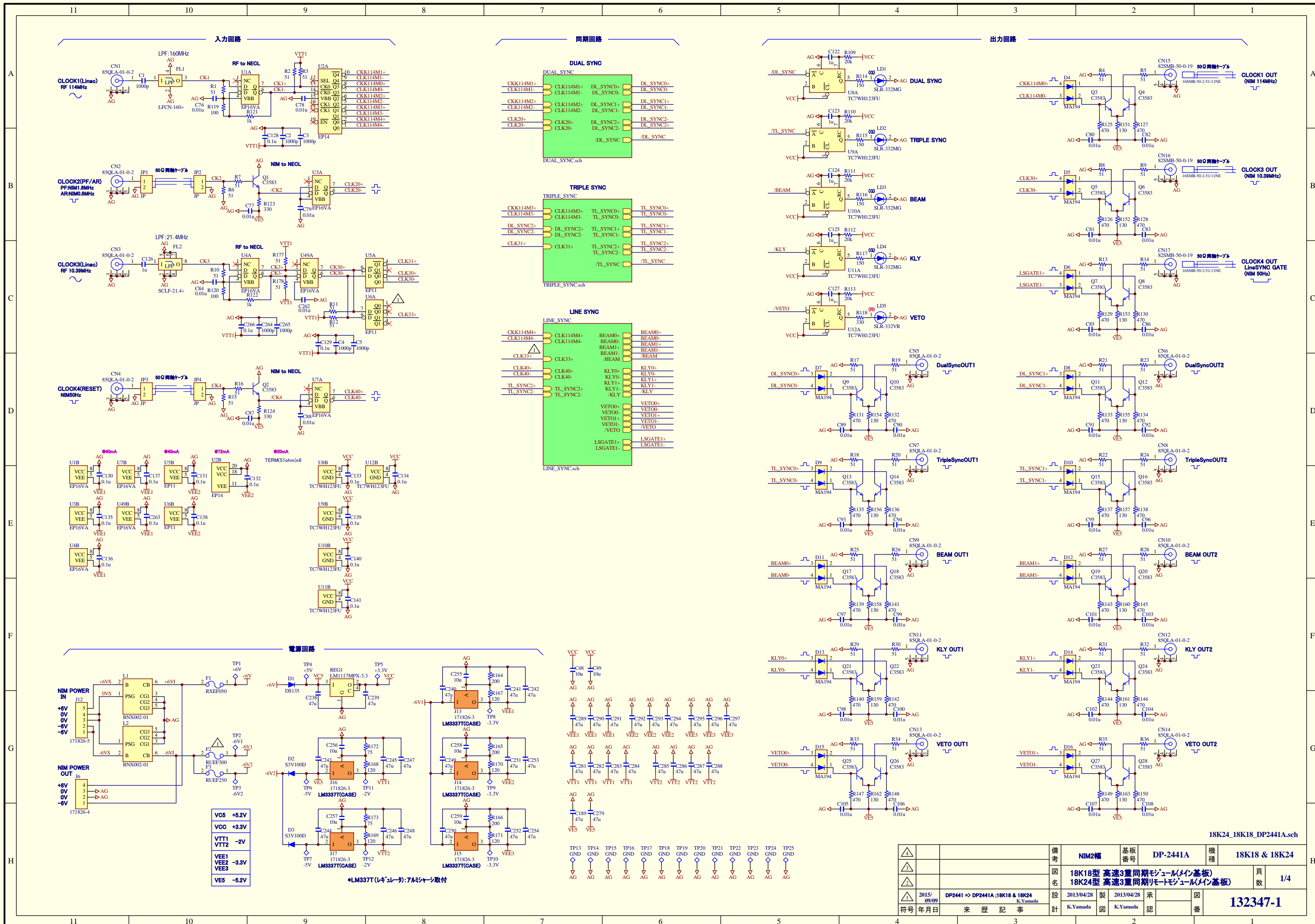
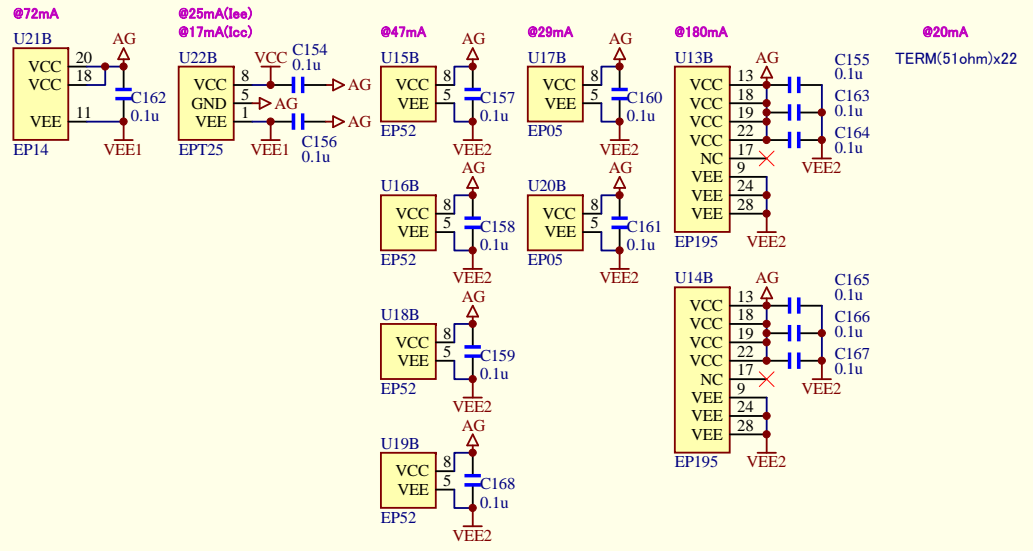
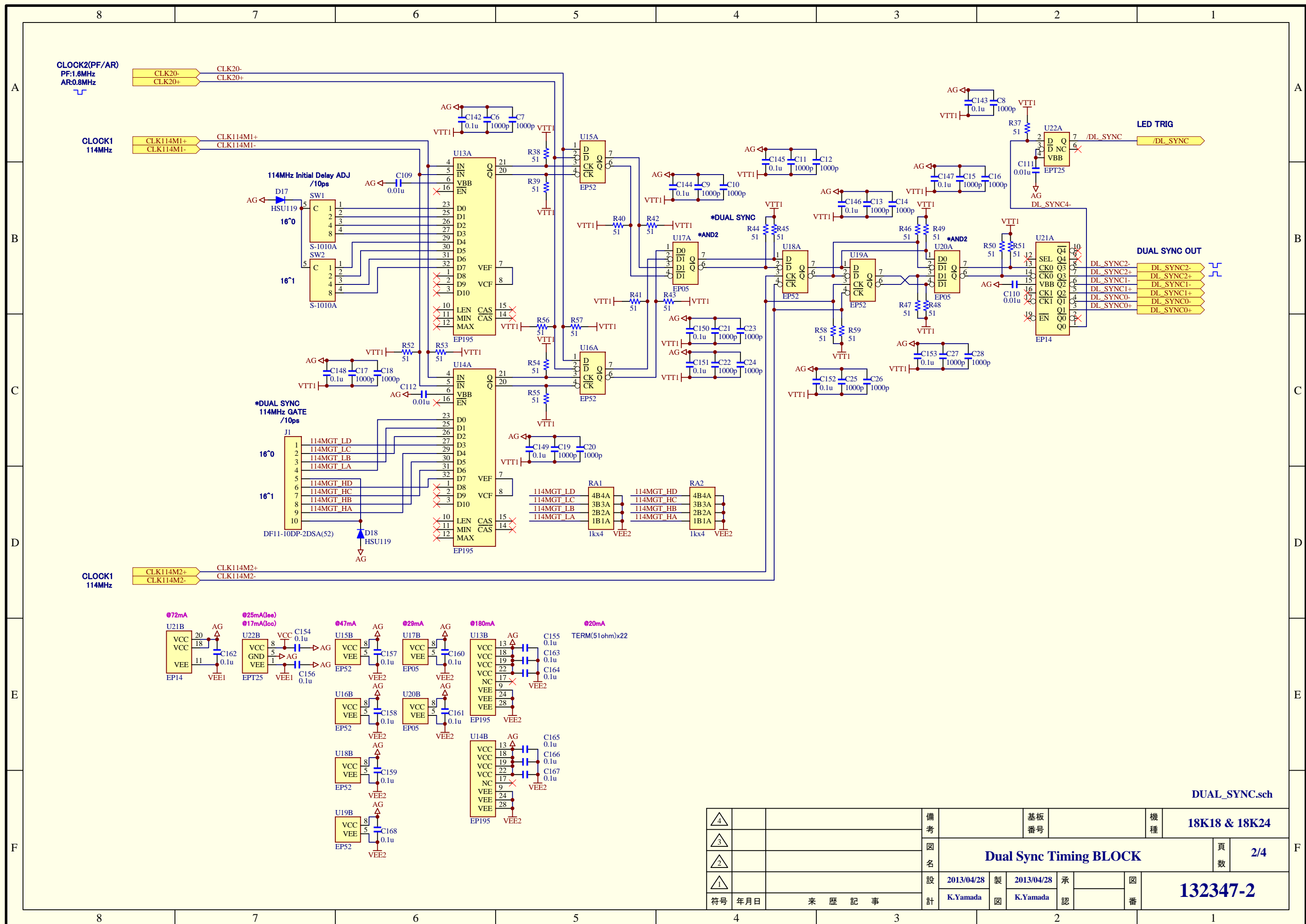


4			備考	基板番号	機種	18K24
3			図名	18K24型 全体配線図		頁数 1/1
2			設計	2015/08/17	製	2015/08/17
1			承認	K.Yamada	承認	
符号	年月日	来歴記事	計	K.Yamada	承認	132461-0

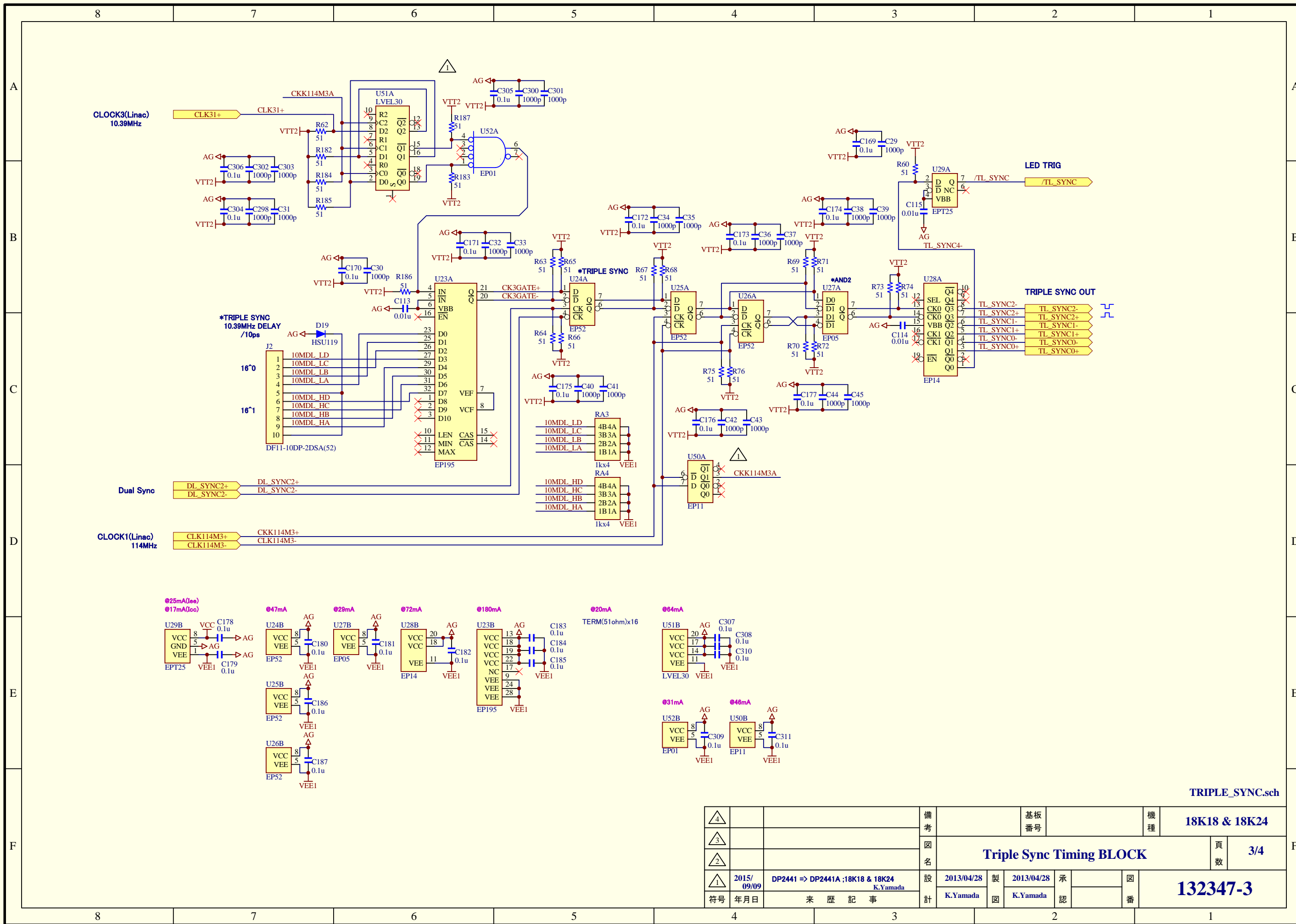


18K24_18K18_DP2441A.sch	
備考	NIM幅 基板番号 DP-2441A 機種 18K18 & 18K24
図名	18K18型 高速3重同期モジュール(メイン基板) 18K24型 高速3重同期リモートモジュール(メイン基板)
設計	2013/04/28 製 2013/04/28 承 K.Yamada K.Yamada
図番	132347-1
符号	年月日 来歴記事



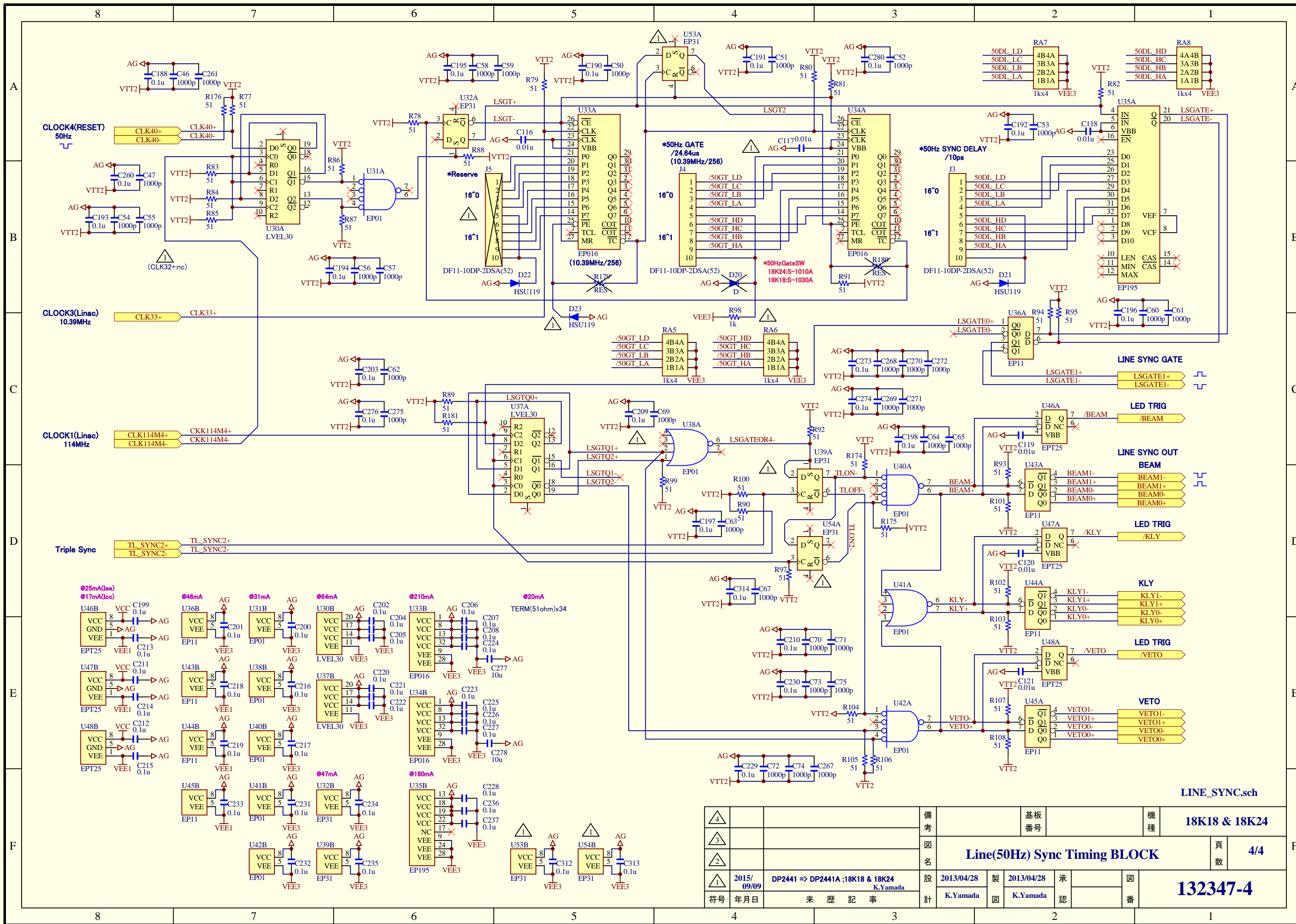
DUAL_SYNC.sch

4		備考		基板番号		機種	18K18 & 18K24			
3		図名	Dual Sync Timing BLOCK						頁数	2/4
2		設計	2013/04/28	製	2013/04/28	承認				
1		設計	K.Yamada	製	K.Yamada	承認				
符号	年月日	来歴記事	計	図	番	132347-2				

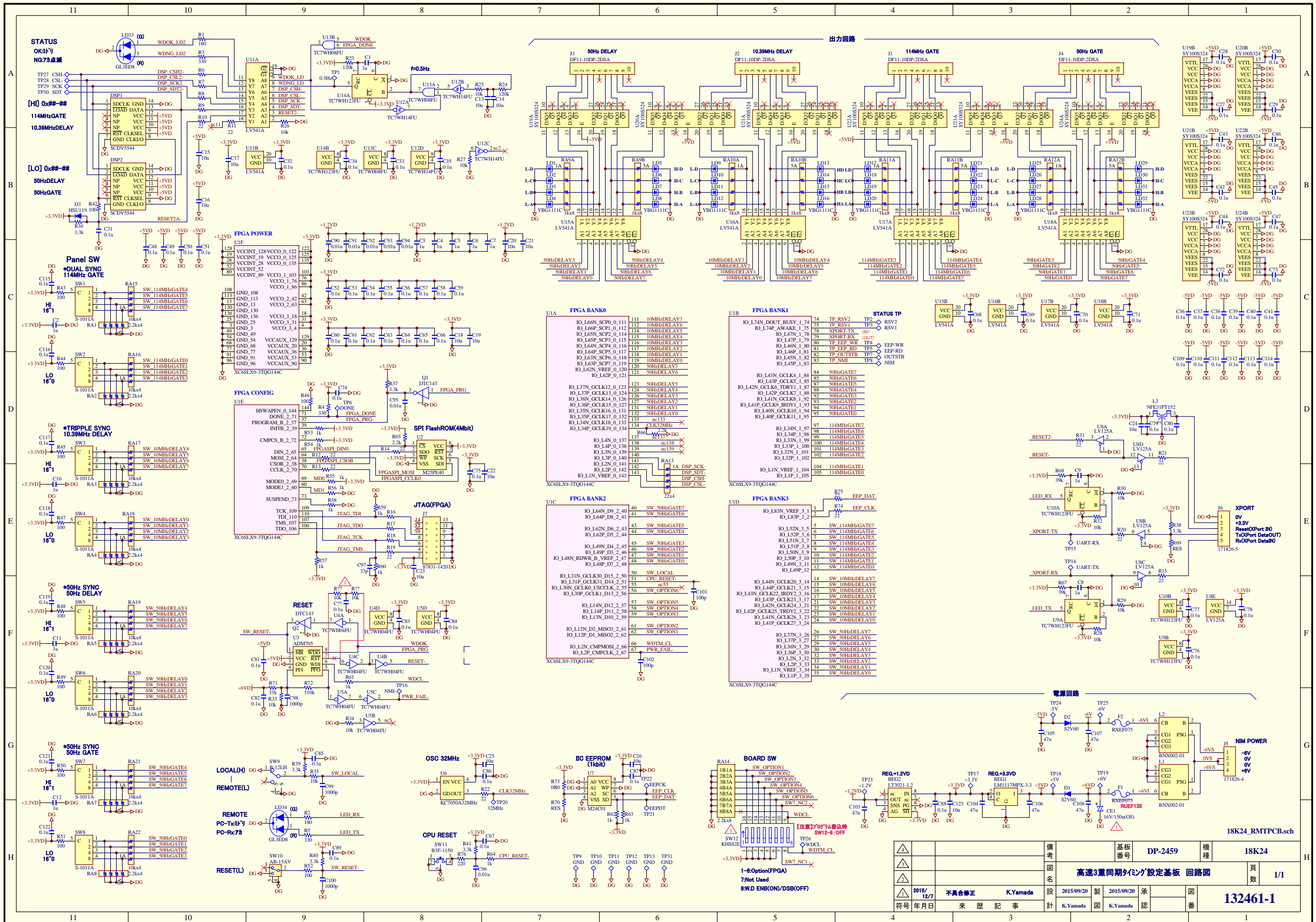


TRIPLE_SYNC.sch

4		備考	基板番号	機種	18K18 & 18K24
3		図名	Triple Sync Timing BLOCK		
2		設計	2013/04/28	製	2013/04/28
1	2015/09/09	2015/09/09	DP2441 => DP2441A ;18K18 & 18K24 K.Yamada	承	
符号	年月日	来歴記事	計	図番	132347-3



備考	基板番号	機種	18K18 & 18K24
図名	Line(50Hz) Sync Timing BLOCK		頁数 4/4
設計	2013/04/28	製	2013/04/28
承認	K.Yamada	承認	K.Yamada
符号	年月日	来歴記事	設計
1	2015/09/09	DP2441 => DP2441A ;18K18 & 18K24 K.Yamada	図番
			132347-4



備考	基板番号	DP-2459	機種	18K24	
図名	高速3重同期タイミング設定基板 回路図			頁数	1/1
設計	2015/09/20	製	2015/09/20	承認	
図	K.Yamada	製	K.Yamada	承認	
設計	2015/12/7	来歴	不具合修正	設計	K.Yamada
符号	年月日	来歴	記事	設計	番
					132461-1